

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-077285
 (43)Date of publication of application : 15.03.2002

(51)Int.CI. H04L 27/36
 H03F 1/32
 H04B 1/04
 H04L 27/18

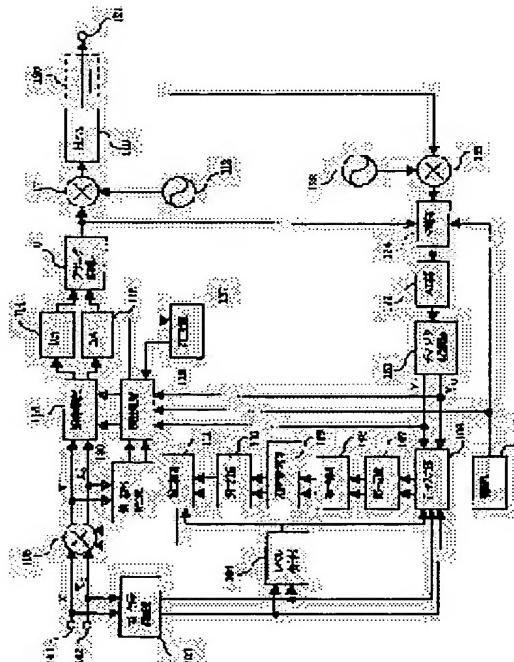
(21)Application number : 2000-262001 (71)Applicant : HITACHI KOKUSAI ELECTRIC INC
 (22)Date of filing : 31.08.2000 (72)Inventor : SASA ATSUSHI
 ONISHI MAKOTO

(54) TRANSMITTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a transmitter which can compensate for nonlinear characteristics of a power amplifier and for errors in quadrature modulation, performed by an analog orthogonal modulator automatically.

SOLUTION: This transmitter is provided with a digital partial demodulator, a quadrature modulation error detecting part and a quadrature modulation error compensating part, which are composed as a block figure in the figure 1. This transmitter detects quadrature modulation error, such as an amplitude deviation and DC offset caused by an analog quadrature modulator and compensates for them automatically. Additionally, the transmitter comprises a signal level detection part, an interpolation part, a memory part and a complex multiplication part are provided, and detects nonlinear characteristics caused by power amplifier and compensates them automatically.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

THIS PAGE BLANK (USPTO)

[decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The transmitter characterized by having the nonlinear compensating circuit which compensates the nonlinear characteristic of said power amplifier by detecting the output signal of power amplifier using the First Bureau section demodulator, computing the ratio of an input signal and this output signal, and giving the non-linearity of a reverse property to said input signal.

[Claim 2] The transmitter characterized by detecting and compensating the quadrature modulation error of said output signal of said quadrature modulation machine by having a quadrature modulation machine and the Second Bureau section demodulator, restoring to the output signal of said quadrature modulation machine in said nonlinear compensating circuit of a transmitter according to claim 1, and comparing with said input signal.

[Claim 3] The transmitter characterized by the ability to change the input path to this local demodulator that shared and shared said First Bureau section demodulator and said Second Bureau section demodulator with one local demodulator in said nonlinear compensating circuit of a transmitter according to claim 1 or 2 to arbitration.

[Claim 4] The level detecting element which computes the square root of the sum of squares of the inphase component (XI) and quadrature component (XQ) of said input signal to said power amplification section, and asks for the level (p) of said input signal in said nonlinear compensating circuit of a transmitter according to claim 2 or 3, The data input section which acquires the inphase component of said input signal, a quadrature component, and the inphase component (YI) and quadrature component (YQ) of said output signal, By having the first storage section which memorizes the input signal which this data input section acquired, and an output signal, and performing interpolation from the data memorized in said first storage section The first interpolation section which computes the input signal over two or more input signal level defined beforehand, and an output signal, The reverse property count section which calculates the reverse property of the nonlinear characteristic of said power amplifier according to the input signal level defined beforehand from the input signal data computed by this first interpolation section and output-signal data, The second storage section which memorizes the reverse property data called for by this reverse property count section, The second interpolation section which computes the reverse property data corresponding to each of the input signal level detected by said level detecting element by interpolation from the reverse property data memorized in this second storage section, The transmitter characterized by constituting from a complex multiplier which carries out the product of the reverse property data for which it asked in this second interpolation section to said input signal, and performs nonlinear compensation actuation.

[Claim 5] The transmitter which made said input signal level defined beforehand the central value pi of the input level which carried out N division of the level range from 0 to the maximum level (pmax) at equal intervals in said nonlinear compensating circuit of a transmitter according to claim 4, and was characterized by performing count of said reverse property count section, and the stored data of said second storage section only with the central value of an input level.

[Claim 6] The input signal level for which it asked in said nonlinear compensating circuit of a

THIS PAGE BLANK (USPTO)

transmitter according to claim 4 by the input signal data acquired in said data input section and the level detecting element is delayed. Have the first signal delay section which performs the output-signal data and time amount doubling of said data input section, and the value of the input signal level p for which it asked receives said input-level central value pi (pi=ideltap). The input signal level p in the range of $\text{deltap} < p < (i+0.5) \text{deltap}$ (i=0.5) And at the same time it writes in input signal data (XI, XQ, YI, YQ) as i-th data of said first storage section The transmitter characterized by transmitting data to said first interpolation section when the flag Fi which shows that data were written in is set and all the flags are set.

[Claim 7] It is the transmitter characterized by comparing the newly obtained data with the entry-of-data signal level currently written in, and carrying out record-keeping of the data of the direction near the input-level central value pi (pi=ideltap) when the data with which said nonlinear compensating circuit was obtained in said data input section in the transmitter according to claim 4 were already written in said first storage section.

[Claim 8] the transmitter characterized by for said first interpolation section using Lagrange's M degree interpolation polynomial for interpolation, carrying out reading appearance of pj, XI, XQ, YI, and the YQ from said first storage section, and calculating each I / O data value over the input-level central value pi by said Lagrange's M degree interpolation polynomial in said nonlinear compensating circuit of a transmitter according to claim 4.

[Claim 9] It is the transmitter characterized by inputting the I / O data value (XI, XQ, YI, YQ) in the input-level central value pi which asked for said reverse property count section in said first interpolation section in said nonlinear compensating circuit of a transmitter according to claim 4, and storing the reverse property data aI and aQ in this input-level central value pi (i= 0 – N) in said second storage section.

[Claim 10] It is the transmitter characterized by making it operate after saving the data with which said nonlinear compensating circuit is memorized by said first storage section and the second storage section in the transmitter according to claim 4 at the time of termination of a circuit of operation and initializing preservation data in the first storage section and the second storage section at the time of a restart of operation.

[Claim 11] In a transmitter according to claim 4 said nonlinear compensating circuit the input-level central value (i=1-M --) of M individual which sandwiches the input signal level p detected by said level detecting element The reverse property data to $p_1 < p < p_i$ are read from said second storage section. The transmitter characterized by performing nonlinear compensation actuation by constituting said second interpolation section so that the reverse property data (aI, aQ) to the input signal level p may be calculated with interpolation, and carrying out complex multiplication of said reverse property data to an input signal (XI, XQ) by said complex multiplication section.

[Claim 12] It is the transmitter characterized by carrying out frequency conversion of the carrier frequency of said quadrature modulation machine so that the carrier frequency of the modulating signal which said quadrature modulation machine constitutes said local demodulator in digital one in a transmitter according to claim 2 to 4, and returns to said local demodulator may become equal to one fourth of the sampling frequencies of said local demodulator.

[Claim 13] It is the transmitter characterized by constituting so that said quadrature modulation machine may realize the rectangular recovery carrier signal to the feedback input signal to said local demodulator in a transmitter according to claim 2 to 4 by the change of the polarity reversals of said feedback input modulating signal, and a signal selecting switch and it may restore to an inphase and a rectangular recovery signal component with a digital low pass filter.

[Claim 14] It is the transmitter characterized by normalizing so that said quadrature modulation machine may perform the subcarrier synchronization of said local demodulator and quadrature modulation machine by the phase shift of a feedback input modulating signal and the amplitude of the recovery signal of said local demodulator may become the same as that of the amplitude of a modulating signal in a transmitter according to claim 2 to 4.

[Claim 15] In a transmitter according to claim 2 to 4 said quadrature modulation machine The register which memorizes the amplitude value of the inphase component and quadrature component of the recovery output signal of said local demodulator, Only the number of the

THIS PAGE BLANK (USPTO)

points arranging [modulating—signal] prepares the flag which shows the existence of whether data are memorized to this register. Whenever the recovery signal of said local demodulator is acquired, the signal point which records in said data register and is in the zero of a modulating—signal coordinate plane in a point symmetric position is made into a pair. The transmitter which initialized said data register while computing the average value of the two data, and was characterized by detecting the direct current offset generated with said quadrature modulation vessel with the average value when the existence of the data which serve as a pair with said data register was investigated and there were pair data.

[Claim 16] Said quadrature modulation machine is the transmitter which arbitration carried out the time average of said detected direct—current—offset value with said digital low pass filter in the transmitter according to claim 2 to 4, and was characterized by having the rectangular error compensation section which compensates the direct current offset which inputs the acquired direct—current—offset value and is generated with said quadrature modulation vessel.

[Claim 17] In a transmitter according to claim 2 to 4 said quadrature modulation machine From an inphase component (I) and a quadrature component (Q) before the amplitude deflection (b) of an inphase component expressing the quadrature modulation error which said quadrature modulation machine generates the rectangular leak (a) from which an inphase component leaks to a quadrature component and inputting into the inphase component (i), the quadrature component (q), and said modulator of said local demodulator output rectangular cross leak $a=(q-Q)/I$ Amplitude deflection Transmitter characterized by detecting the quadrature modulation error to produce with said quadrature modulation vessel an operation as $b=i/I$.

[Claim 18] It is the transmitter which said quadrature modulation machine carried out the arbitration time average of said rectangular leak which said quadrature modulation machine generates with said digital low pass filter in the transmitter according to claim 2 to 4, and was characterized by compensating the rectangular leak produced with said quadrature modulation vessel by inputting the acquired rectangular leak compensatory signal into said quadrature modulation machine.

[Claim 19] It is the transmitter which said quadrature modulation machine carried out the arbitration time average of said amplitude deflection which said quadrature modulation machine generates with said digital low pass filter in the transmitter according to claim 2 to 4, and was characterized by inputting the acquired value into said rectangular error compensation section, and compensating the amplitude deflection produced with said quadrature modulation vessel.

[Claim 20] the integrator with which said quadrature—modulation machine consists of shift registers at least in a transmitter according to claim 2 to 4 — ** — the transmitter characterized by to make it operate after setting said data value which was equipped with the third storage section, shunted the data value of said digital low pass filter and said shift register in said third storage section at the time of termination of said rectangular error compensation section of operation, and shunted at the time of a restart of operation as said shift register, respectively.

[Claim 21] It is the transmitter characterized by having the second signal delay section which performs time amount doubling of the signal which inputs said quadrature modulation machine into said rectangular error compensation section in a transmitter according to claim 1 to 3, and the signal inputted from said local demodulator.

[Claim 22] The transmitter characterized by having the control section which performs change actuation for each compensation actuation by arbitration time amount in said nonlinear compensating circuit of a transmitter according to claim 3, and said quadrature modulation error compensation section.

[Translation done.]

THIS PAGE BLANK (USPTO)

*** NOTICES ***

JP0 and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] This invention relates to the circuit which compensates the nonlinear characteristic of the power amplifier used for a digital walkie-talkie, and the circuit which compensates the quadrature modulation error of an analog quadrature modulation machine.

[0002]

[Description of the Prior Art] The importance of the technique of nonlinear distorted compensation of power amplifier, a quadrature modulation machine, etc. has been increasing with digitization of a walkie-talkie. It roughly divides into the method of a compensation technique, and there are a feedforward method, a feedback method, and a PURIDISU torsion method as it. Among these, the example which used the analog quadrature modulation machine and the analog rectangular cross demodulator for the PURIDISU torsion method is shown in drawing 2, and the example which used the digital quadrature modulation machine and the digital rectangular cross demodulator for the PURIDISU torsion method is shown in drawing 3.

[0003] Each component inputted in drawing 2 from the inphase component input edge (XI) 201 and the quadrature component input edge (XQ) 202 is inputted into the complex multiplication section 203 and the reverse property calculation section 204. The inphase component outputted from the complex multiplication section 203 is inputted into the quadrature modulation machine 207 through the digital-to-analog (DA) converter 205 for inphase components. The vertical component similarly outputted from the complex multiplication section 203 is inputted into the quadrature modulation machine 207 through DA converter 206 for vertical components. The signal outputted from the quadrature modulation machine 207 is inputted into the analog local demodulator 210 and the RF outgoing end 209 through power amplifier 208, and is outputted from the RF outgoing end 209.

[0004] The inphase component outputted from the rectangular demodulator 210 is inputted into the reverse property calculation section 204 through the analog digital (AD) converter 211 for inphase components. The vertical component similarly outputted from the rectangular demodulator 210 is inputted into the reverse property calculation section 204 through A-D converter 212 for vertical components. The inphase component compensatory signal and vertical component compensatory signal which were outputted from the reverse property calculation section 204 are inputted into the complex multiplication section 203. The frequency-conversion section which changes a baseband band into RF band omits.

[0005] Hereafter, the principle of operation in drawing 2 is explained. The nonlinear characteristic of power amplifier 208 is given as a function of the input signal level p from the analog quadrature modulation machine 207 ($p_2 = XI_2 + XQ_2$, being here XI the inphase component of a signal and XQ quadrature component of a signal). Generally the amplitude nonlinear characteristic of power amplifier shows the inclination for the output level of an output signal Y to decline, to the increment in input-level p of an input signal X. Therefore, in order to acquire an output signal Y, the signal of X[not $X=Y$ but]' must be inputted. In order to acquire X', the reverse property of power amplifier 208 is searched for, and it is obtained by substituting signal level p of an input signal X for this.

THIS PAGE BLANK (USPTO)

[0006] It gets over with the rectangular demodulator 210, and analog-to-digital conversion of the output signal Y from power amplifier 208 is carried out in A-D converter 211,212, and it is inputted into the reverse property calculation section 204 as $YI+jYQ$ (YI is the inphase component of a signal and YQ is the vertical component of a signal). Similarly, an input signal X is inputted into the reverse property calculation section 204 as $XI+jXQ$, and calculates reverse property X/Y . Input-level p is substituted for the reverse property searched for, and nonlinear compensation value $aI+jQ$ is calculated, and in the complex multiplication section 203, complex multiplication of this is carried out to an input signal X, and it asks for nonlinear compensatory-signal X' . Nonlinear compensatory-signal X' is inputted into the quadrature modulation machine 207 through DA converter 205,206 for every component, and is outputted from power amplifier 208 as Y by which nonlinear compensation was carried out. Moreover, since the reverse property of power amplifier 208 is continuously monitored through 210, even if the property fluctuation resulting from temperature fluctuation of power amplifier 208 etc. arises, it can follow.

[0007] Each component inputted in drawing 3 from the inphase component input edge (XI) 201 and the quadrature component input edge (XQ) 202 is inputted into the complex multiplication section 203 and the reverse property calculation section 204. Each signal from the complex multiplication section 203 is inputted into the digital quadrature modulation machine 301. The signal outputted from the digital quadrature modulation machine 301 is inputted into A-D converter 304 and the RF outgoing end 209 through DA converter 303 and power amplifier 208, and is outputted from the RF outgoing end 209. The signal outputted from A-D converter 304 is inputted into the reverse property calculation section 204 through the digital local demodulator 302. The inphase component compensatory signal and vertical component compensatory signal which were outputted from the reverse property calculation section 204 are inputted into the complex multiplication section 203. About actuation of drawing 3, also in a digital method, basic actuation is the same as that of an analog, and, as for a different point, a quadrature modulation machine and a local demodulator perform digital processing.

[0008] It is the approach of dividing the nonlinear characteristic of power amplifier into a fixed part and a changed part, and compensating a fixed part with the reference table created in advance, it considering the difference in the property of a fixed part and the actual condition as a changed part in two conventional examples mentioned above, and performing compensation actuation. Moreover, a changed part of a nonlinear characteristic is approximated by the secondary approximate polynomial, and it is asking for the approximation multiplier from the least square error algorithm.

[0009]

[Problem(s) to be Solved by the Invention] In the above-mentioned conventional example, since huge storage capacity is needed when storage etc. performs all the reverse properties of the nonlinear characteristic of power amplifier, a reverse property is divided into a fixed part and a changed part, and storage is used a fixed part. However, the nonlinear characteristic of power amplifier must improve the resolution of input signal level, in order to realize the reverse property of a nonlinear characteristic with a sufficient precision, since it is the function of input signal level. Therefore, at least fixed reverse property data need huge storage capacity. When searching for a changed reverse property furthermore, the nonlinear characteristic of power amplifier is approximated and searched for by the polynomial, but in order to make convergence quick, the approximation order of a polynomial will have to be made low, and the approximation precision of a nonlinear characteristic will fall. Moreover, a fixed reverse property must measure the nonlinear characteristic of power amplifier beforehand, and must write it in the storage for reference. A measuring circuit other than the above-mentioned nonlinear compensating circuit is required for this actuation, the storage for reference must be created for each power amplifier of every, and since the normal operation of a walkie-talkie is improper for in between [while performing this actuation], it has a fault, like a preparatory work is needed in advance.

[0010] Next, when using an analog quadrature modulation machine like the conventional example, it is difficult to make rectangular phase contrast into 90 degrees according to the individual difference of a circuit element at accuracy. It is difficult to double the amplitude of an inphase component and a quadrature component with accuracy similarly. Furthermore, although the dc

THIS PAGE BLANK (USPTO)

component of a modulating signal must be 0, direct current offset occurs with the deflection of a circuit element etc., and when a quadrature modulation machine and a local demodulator have by carrying out an analog form, it has the fault of both analog-error being intermingled.

[0011] When using a digital quadrature modulation machine, since a sampling frequency becomes about 1/4 to carrier frequency, a high-speed DA converter is needed. Moreover, when transmit frequencies are high frequency, frequency conversion is needed, and since the steep band-pass filter for removing the leak from an image signal and a station is needed, a surrounding analog circuit becomes large-scale. Furthermore, in order to have to make a sampling frequency, a modulation data rate, and carrier frequency into an integer ratio in digital processing, there is a fault in which the degree of freedom of a design is restrained.

[0012] The object of this invention removes the above faults, detects a quadrature modulation error, direct current offset, etc. which an analog quadrature modulation machine generates accommodative, offers the quadrature modulation machine which a quadrature modulation error does not generate by compensating them, and offers the nonlinear compensating circuit in which high-speed operation with the small circuit magnitude using this quadrature modulation machine is possible. Furthermore, the transmitter which offers the quadrature modulation machine in which a rectangular error compensation is possible, and compensates a quadrature modulation error and direct current offset, without needing a detecting signal special for detection of a quadrature modulation error etc., and performs nonlinear compensation is offered.

[0013]

[Means for Solving the Problem] In order to detect and compensate the direct current offset which the transmitter of this invention generates with an analog quadrature modulation vessel in order to attain the above-mentioned object, a rectangular amplitude error, and a rectangular phase error, it considers as the configuration incorporating a digital local demodulator. In order to attain the above-mentioned object, this invention is equalizing the data to the modulating-signal point which is in a point symmetric position to the zero of a modulating-signal point coordinate, and performs error detection by the signal at the time of the normal operation of a modulator.

[0014] This invention searches for a highly precise reverse property in calculation of the reverse property of power amplifier by calculating directly the I / O data acquired not using the approximation, in order to attain the above-mentioned target. The data which a nonlinear characteristic is expressed as a function of input signal level, and the amplitude and a phase can acquire are the inphase component and quadrature component of an I/O signal, and reverse property data are also an inphase component and a quadrature component. Therefore, not conversion but an operation performs an amplitude phase component and an inphase quadrature component. In order that this invention may attain the above-mentioned target, it calculates a reverse property to no signal level, but performs a reverse property operation only at the representation point of the signal level selected beforehand, and computes by carrying out interpolation processing of the reverse property in a signal level representation point about other signal level. Moreover, also in case I/O signal level is acquired, the representation point of I/O signal level is used and other I/O signal data are computed by interpolation processing.

[0015] As mentioned above, it can consider that all the errors that did not generate the modulation error by the local demodulator, but were detected because the transmitter of this invention makes a local demodulator a digital configuration are the things resulting from an analog quadrature modulation machine, and the error of an analog quadrature modulation machine and compensation can be performed, without using a special detecting signal. Therefore, since all of detection of a modulation error and compensation can carry out in digital one, magnitude of an analog circuit can be made small. Since shunting to the storage section of the compensation value of a modulation error can carry out easily by furthermore performing digital processing, it reads from the storage section at the time of the restart of a transmitter of operation, and improvement in the speed of compensation actuation of an analog quadrature modulation error can be attained by initializing. Moreover, by carrying out interpolation processing of the nonlinear reverse property of power amplifier, reduction of the capacity of storage and improvement in the speed of operation can be attained.

[0016]

THIS PAGE BLANK (USPTO)

[Embodiment of the Invention] The example of this invention is shown in drawing 1. In drawing 1 R>1, each XI from the inphase component (XI) input terminal 101 and a quadrature component (XQ) input terminal and XQ component are inputted into a complex multiplier 105 and the first signal delay section 103. Each XI and XQ component which were outputted from 103 are inputted into the level detecting element 104 and the data input section 106. Each signal outputted from the complex multiplier 105 is inputted into DA converter 114 for inphase components which is a converter for each signals, and DA converter 115 for quadrature components through the quadrature modulation error compensation section 113. Moreover, each signal which outputted the complex multiplier 105 is inputted into the quadrature modulation error detecting element 112 through the second signal delay section 129. The signal which outputted DA converter 114,115 is inputted into power amplifier 119 through the analog quadrature modulation machine 116 and the frequency mixer 117 by the side of a modulation. The signal outputted from power amplifier 119 is inputted into the frequency mixer 122 by the side of the RF outgoing end 121 and a recovery through a directional coupler 120, and is outputted from the RF outgoing end 121. Moreover, the signal outputted from the analog quadrature modulation machine 116 is inputted into the signal change section 124.

[0017] The signal from the modulation side local oscillator 118 is inputted into the frequency mixer 117, and the signal from the recovery side local oscillator 123 is inputted into the frequency mixer 122. The signal outputted from the frequency mixer 122 is inputted into the local digital rectangular cross demodulator 126 through the signal change section 124 and A-D converter 125. Each signal which the local digital rectangular cross demodulator 126 outputted is inputted into the data input section 106 and the rectangular error detecting element 112. Each signal outputted from the rectangular error detecting element 112 is inputted into the rectangular error compensation section 113 and the third storage section 127, and the output signal from the third storage section 127 is inputted into the rectangular error detecting element 112.

[0018] Each signal which outputted the data input section 106 is inputted into the complex multiplication section 105 through the first storage section 107, the first interpolation section 108, the reverse property count section 109, the second storage section 110, and the second interpolation section 111. The signal which outputted the level detecting element 104 is inputted into the data input section 106 and the second interpolation section 111, and the output signal from a control section 128 is inputted into the signal change section 124 and the rectangular error detecting element 112.

[0019] The principle of operation of this invention is explained below. From drawing 1, in the first signal delay section 103, XI and XQ which were inputted from input terminals 101 and 102 double a part for analog circuit delay and digital processing delay, carry out it, calculate input signal level p for the XI and XQ signal in the level detecting element 104, apply the nonlinear reverse property according to input signal level p with a complex multiplier 105, and perform PURIDISU torsion compensation.

[0020] In the quadrature modulation error compensation section 113, PURIDISU torsion compensation backward signal X'I and X'Q performs rectangular error compensation, it carries out analogue conversion through each DA converters 114 and 115, and it is inputted into the analog quadrature modulation section 116. The modulated analog signal modulated in the analog quadrature modulation section 116 is mixed with the station dispatch number fIF of a modulation side local oscillator in the modulation side-frequency mixer 117, carries out frequency conversion to RF band signal, and is inputted into power amplifier 119. Moreover, a part of modulated analog signal outputted from power amplifier 116 is inputted into the signal change section 124.

[0021] With a directional coupler 120, it mixes with station dispatch number fIF which becomes equal to one fourth of the sampling frequencies of the local digital demodulator from a recovery side office machine by ejection and the recovery side-frequency coupler 122, frequency conversion of the part is carried out to IF band signal, and the output of power amplifier 119 inputs it into the signal change section 124. The signal change section 124 chooses either the signal from the analog quadrature modulation machine 116, or the signal from the frequency

THIS PAGE BLANK (USPTO)

mixer 122 according to control of a control section 128, and inputs it into A-D converter 125. [0022] The modulating signal which carried out digital conversion by A-D converter 125 is changed into an output inphase component (YI) and an output quadrature component (YQ) in the local digital rectangular cross demodulator 126, and each of that YI and YQ signal are inputted into the data input section 106 and the quadrature modulation error detecting element 112.

[0023] In the data input section 106, p, XI, XQ, YI, and YQ are inputted and data are written in the storage region of the input-level central value pi ($pi=(i/N) pmax$, $i=0 - N$) of the nearest arbitration of the first storage section 107. When all the storage regions of the first storage section 107 are written in, in the first interpolation section 108, interpolation processing of the data of the first storage section 107 is carried out, and each data value (XI, XQ, YI, YQ) corresponding to an input level is calculated. Moreover, also in the reverse property count section 109, the inphase component (aI) and quadrature component (aQ) of a nonlinear reverse property in the input-level central value pi are computed, and it writes in the second storage section 110. In the second interpolation section 111, aI in the input-level central value pi written in the second storage section 110 and aQ are interpolated, and the nonlinear reverse property corresponding to the input signal level p detected by 104 is computed. The nonlinear reverse property over the input signals XI and XQ searched for as mentioned above is inputted into 105, PURIDISU torsion nonlinear compensation actuation is performed, and PURIDISU torsion compensation backward signal X'I and X'Q are outputted.

[0024] The example about the data input section 106 of drawing 1 is explained using drawing 4 and drawing 5. every inputted in drawing 4 from the inphase component (XI) input edge 401 and the quadrature component (XQ) input edge 402 — XI and XQ perform the output inphase component (YI) and output quadrature component (YQ) which are inputted through the local digital rectangular cross recovery section 407 from the output-signal input edge 406, and time amount doubling in the first signal delay section 403. XI and XQ which performed time amount doubling are inputted into a level detecting element, and ask for input signal level p. p takes the any value between maximum input level pmax(es) from 0, and carries out N division of the fluctuation range of the input signal level p at equal intervals ($deltap=pmax/N$ and N are an integral value). Moreover, the first storage section 408 divides the storage region into the individual (N+1) from 0 to N like drawing 5.

[0025] The flag F which shows that the value of the input signal level p was judged, each value (p, XI, XQ, YI, YQ) used as $delta(i-0.5) p < p < (i+0.5)$ deltap was stored in the i-th storage region of the first storage section 408, and data were stored by the first storage section control circuit 405 is set up. When new data come to the storage region where data are already stored, old and new entry-of-data signal level p is compared, and it leaves the data of the direction near level central value $pi=ideltap$. The above actuation is repeatedly performed until the flag of all the fields of the first storage section 408 is set up.

[0026] Next, in the rectangular error detecting element 112 of drawing 1, X'I and X'Q which doubled a part for analog circuit delay and digital processing delay in the second signal delay section 129, YI of an output signal component, and YQ are compared, a quadrature modulation error is detected, and the rectangular error which inputs into the quadrature modulation error compensation section 113, and is generated with an analog quadrature modulation vessel is compensated. The principle of operation of quadrature modulation error compensation is explained using drawing 6.

[0027] In drawing 6, each signal inputted from the inphase component (X'I) input edge 601 and the quadrature component (X'Q) input edge 602 is inputted into the second signal delay section 603 and the rectangular error compensation section 606. Moreover, each signal inputted from the output inphase component (YI) input edge 610 and the output quadrature component (YQ) input edge 611 is inputted into the amplitude normalization section 605 and the direct-current-offset detecting element 607. X'I and X'Q perform time amount doubling with YI and YQ in the second signal delay section 603, and input it into the rectangular leak amplitude deviation detection section 604. In the amplitude normalization section 605, YI and YQ perform a phase shift and equalization, and they are normalized so that the amplitude of YI, YQ and X'I, and X'Q may become the same. The rectangular leak (a) to which an inphase component leaks and rubs

THIS PAGE BLANK (USPTO)

YI, YQ and X'I, and X'Q to a quadrature component using the following formula in the rectangular leak amplitude deviation detection section 604, and the amplitude deflection (b) of an inphase component are detected. namely, -- Rectangular leak $a = (YQ - X'Q) / X'I$ Amplitude deflection $b = YI / X'I$ [0028] Moreover, with a low pass filter etc., the arbitration time average of each detected signals a and b is carried out, and they input each compensation value into the rectangular error compensation section 606. Whenever YI and YQ are memorized for every signal and YI and YQ are newly obtained in the rectangular offset detecting element 607, when the signal point which becomes the zero symmetry on a modulating-signal coordinate plane is searched from the already memorized signal and the zero points of symmetry exist, the average of the two signals is computed and a direct-current-offset value is detected. Moreover, with a low pass filter etc., the arbitration time average of the detected value is carried out, and it is inputted into the rectangular error compensation section 606 as a direct-current-offset compensation value (di, dq). In the rectangular error compensation section 606, compensation of X'I and X'Q is performed using each compensation value (a, b, di, dq), and it outputs from the compensation result inphase component outgoing end 608 and the compensation result quadrature component outgoing end 609. Moreover, compaction of compensation time amount is aimed at by using each compensation value which each compensation value carried out storage maintenance at the third storage section 612, and carried out storage maintenance at the time of re-actuation.

[0029] Next, change actuation of the quadrature modulation error compensation in the control section 128 of drawing 1 and nonlinear compensation is explained. The quadrature modulation error compensation actuation in this invention of drawing 1 is enough if compensation data are usually stored once before the send action at the third storage section of a deed. Whenever all the storage regions of the first storage section are buried and it is similarly completed in nonlinear compensation by the count of updating of data, it is not necessary to acquire the recovery data from the digital rectangular cross demodulator 126. Therefore, short-time ***** of a transmitter is good in quadrature modulation error compensation actuation and nonlinear compensation actuation at the time of starting. At the time of the normal operation of a transmitter, a temperature change, secular change, etc. can be followed by performing said actuation by turns by the time period of arbitration. Moreover, the compensation time amount at the time of starting can be substantially shortened next time by memorizing each compensation data in the first storage section 107, the second storage section 110, and the third storage section 127.

[0030]

[Effect of the Invention] In order to compute in the nonlinear compensating circuit which compensates the nonlinear characteristic of power amplifier by using count of a nonlinear reverse property only about a signal level representation point, and using interpolation about the signal level of a deed and others according to this invention, the cutback of the storage capacity in high-speed-operation-izing of a compensating circuit, the cutback of circuit magnitude, and the storage section can be aimed at, and there is no need for a special test signal. Since it is always supervising using a local demodulator even if it furthermore changes the property of power amplifier by temperature, secular fluctuation, etc., fluctuation can be followed. Moreover, by having a digital local demodulator, detection and compensation are possible to accuracy in the quadrature modulation error resulting from the circuit element deflection of an analog quadrature modulation machine, and a special test signal is not needed like nonlinear compensation. Since the two above-mentioned compensating circuits are separately equipped with the storage section which carries out storage maintenance of the compensation value, at the time of a restart of operation, compaction of compensation time amount can be aimed at by initializing the compensation value which carried out storage maintenance. Moreover, since not both compensating circuits always need actuation, the cutback of power consumption can also be performed.

[Translation done.]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-77285
(P2002-77285A)

(43) 公開日 平成14年3月15日(2002.3.15)

(51) Int.Cl. ⁷	識別記号	F I	マークコード(参考)
H 0 4 L	27/36	H 0 3 F	1/32
H 0 3 F	1/32	H 0 4 B	1/04
H 0 4 B	1/04	H 0 4 L	27/18
H 0 4 L	27/18		27/00

審査請求 未請求 請求項の数22 ○L (全 9 頁)

(21)出願番号	特願2000-262001(P2000-262001)	(71)出願人	000001122 株式会社日立国際電気 東京都中野区東中野三丁目14番20号
(22)出願日	平成12年8月31日(2000.8.31)	(72)発明者	佐々 敦 東京都小平市御幸町32番地 日立電子株式 会社小金井工場内
		(72)発明者	大西 誠 東京都小平市御幸町32番地 日立童子株式 会社小金井工場内

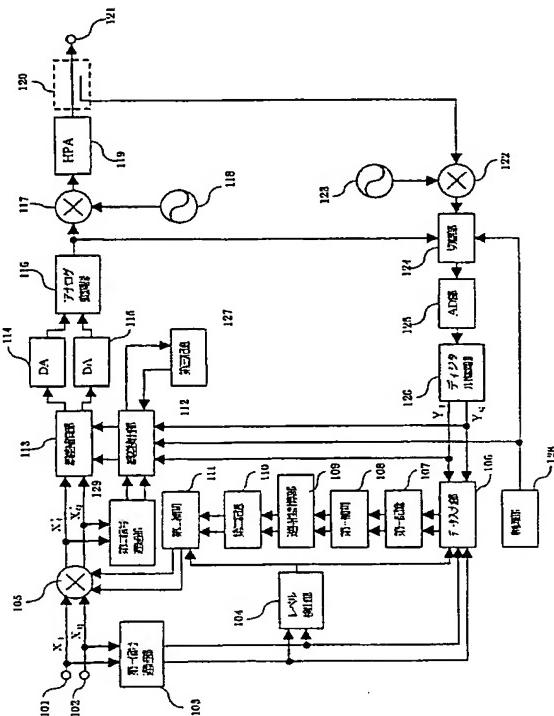
最終頁に統く

(54) 【発明の名称】 送信機

(57) 【要約】

【課題】本発明は、電力増幅器の非線形特性、およびアナログ直交変調器による直交変調誤差を自動的に補償することができる送信機を提供する。

【解決手段】本発明は、上記の目標を達成するため図1のブロック図で構成するディジタル局部復調器、直交変調誤差検出部、及び直交変調誤差補償部を有し、アナログ直交変調器に起因する直流オフセット、振幅偏差等の直交変調誤差を検出し、補償を自動的に行う。また信号レベル検出部、補間部、記憶部、および複素乗算部を有し、電力増幅器に起因する非線形特性の検出、および補償を自動的に行う。



【特許請求の範囲】

【請求項1】 第一局部復調器を用いて電力増幅器の出力信号を検出し、入力信号と該出力信号の比を算出して、逆特性の非線形を前記入力信号に与えることによって、前記電力増幅器の非線形特性を補償する非線形補償回路を有することを特徴とした送信機。

【請求項2】 請求項1記載の送信機の前記非線形補償回路において、直交変調器と、第二局部復調器を備え、前記直交変調器の出力信号を復調し前記入力信号と比較することにより、前記直交変調器の前記出力信号の直交変調誤差を検出して補償することを特徴とした送信機。

【請求項3】 請求項1または2記載の送信機の前記非線形補償回路において、前記第一局部復調器と前記第二局部復調器とを1つの局部復調器で共用し、共用した該局部復調器への入力経路を任意に切替可能なことを特徴とした送信機。

【請求項4】 請求項2または3記載の送信機の前記非線形補償回路において、前記電力増幅部への前記入力信号の同相成分(X_1)と直交成分(X_0)の二乗和の平方根を算出して前記入力信号のレベル(p)を求めるレベル検出部と、前記入力信号の同相成分と直交成分および前記出力信号の同相成分(Y_1)と直交成分(Y_0)を取得するデータ入力部と、該データ入力部が取得した入力信号、と出力信号を記憶する第一記憶部を有し、前記第一記憶部に記憶したデータから補間を行うことにより、予め定めた複数の入力信号レベルに対する入力信号と出力信号を算出する第一補間部と、該第一補間部によって算出された入力信号データと出力信号データから予め定めた入力信号レベルに応じて前記電力増幅器の非線形特性の逆特性を計算する逆特性計算部と、該逆特性計算部により求められた逆特性データを記憶しておく第二記憶部と、該第二記憶部に記憶した逆特性データから補間により前記レベル検出部で検出された入力信号レベルのそれぞれに対応する逆特性データを算出する第二補間部と、該第二補間部で求めた逆特性データを前記入力信号に乗積し非線形補償動作を行う複素乗算器とから構成することを特徴とした送信機。

【請求項5】 請求項4記載の送信機の前記非線形補償回路において、前記予め定めた入力信号レベルを0から最大レベル(p_{max})までのレベル範囲を等間隔にN分割した入力レベルの代表値 p_i とし、前記逆特性計算部の計算と前記第二記憶部の記憶データを入力レベルの代表値のみで行うことを特徴とした送信機。

【請求項6】 請求項4記載の送信機の前記非線形補償回路において、前記データ入力部で取得した入力信号データとレベル検出部で求めた入力信号レベルを遅延し、前記データ入力部の出力信号データと時間合わせを行う第一信号遅延部を備え、

求めた入力信号レベル p の値が前記入力レベル代表値 p_i

i ($p_i = i \Delta p$) に対して、 $(i - 0.5) \Delta p < p < (i + 0.5) \Delta p$ の範囲にある入力信号レベル p 、および入力信号データ(X_1, X_0, Y_1, Y_0)を前記第一記憶部の i 番目のデータとして書き込むとともに、データが書き込まれたことを示すフラグ F_i をセットし、全てのフラグがセットされた時点で前記第一補間部にデータを転送することを特徴とした送信機。

【請求項7】 請求項4記載の送信機において、前記非線形補償回路は、前記データ入力部で得られたデータが既に前記第一記憶部に書き込まれている場合、新たに得られたデータと書き込まれているデータの入力信号レベルを比較し、入力レベル代表値 p_i ($p_i = i \Delta p$) に近い方のデータを記録保存することを特徴とした送信機。

【請求項8】 請求項4記載の送信機の前記非線形補償回路において、前記第一補間部は、補間にラグランジュのM次補間多項式を用い、前記第一記憶部から p_j, X_1, X_0, Y_1, Y_0 を読み出して前記ラグランジュのM次補間多項式によって入力レベル代表値 p_i に対する各入出力データ値を計算することを特徴とした送信機。

【請求項9】 請求項4記載の送信機の前記非線形補償回路において、前記逆特性計算部は、前記第一補間部で求めた入力レベル代表値 p_i での入出力データ値(X_1, X_0, Y_1, Y_0)を入力し、該入力レベル代表値 p_i ($i = 0 \sim N$)での逆特性データ a_1, a_0 を前記第二記憶部に格納することを特徴とした送信機。

【請求項10】 請求項4記載の送信機において、前記非線形補償回路は、回路の動作終了時に前記第一記憶部、および第二記憶部に記憶されているデータを保存し、動作再開時に保存データを第一記憶部と第二記憶部に初期設定してから動作させることを特徴とした送信機。

【請求項11】 請求項4記載の送信機において、前記非線形補償回路は、前記レベル検出部により検出した入力信号レベル p を挟むM個の入力レベル代表値 ($i = 1 \sim M, p_1 < p < p_i$) に対する逆特性データを前記第二記憶部から読み出し、補間に応じて入力信号レベル p に対する逆特性データ (a_1, a_0) を計算するように前記第二補間部を構成し、前記複素乗算部によって前記逆特性データを入力信号 (X_1, X_0) と複素乗算することにより、非線形補償動作を行うことを特徴とする送信機。

【請求項12】 請求項2乃至4記載の送信機において、前記直交変調器は、前記局部復調器をデジタル的に構成し、前記局部復調器へ帰還する変調信号の搬送波周波数が前記局部復調器のサンプリング周波数の1/4に等しくなるように前記直交変調器の搬送波周波数を周波数変換することを特徴とした送信機。

【請求項13】 請求項2乃至4記載の送信機におい

て、前記直交変調器は、前記局部復調器への帰還入力信号に対する直交復調搬送波信号を前記帰還入力変調信号の極性反転と信号選択スイッチの切替により実現し、デイジタル低域通過フィルタによって同相、及び直交復調信号成分を復調する様に構成することを特徴とした送信機。

【請求項14】 請求項2乃至4記載の送信機において、前記直交変調器は、前記局部復調器と直交変調器の搬送波同期を帰還入力変調信号の位相シフトによって行い、かつ前記局部復調器の復調信号の振幅が変調信号の振幅と同一になるように正規化することを特徴とした送信機。

【請求項15】 請求項2乃至4記載の送信機において、前記直交変調器は、前記局部復調器の復調出力信号の同相成分と直交成分の振幅値を記憶するレジスタと、該レジスタにデータが記憶されているかの有無を示すフラグを変調信号配置点の数だけ用意し、前記局部復調器の復調信号が得られる毎に、前記データレジスタに記録し変調信号座標面の原点に点対称な位置にある信号点を

$$\text{直交リーク } a = (q - Q) / I$$

として、演算により前記直交変調器によって生ずる直交変調誤差を検出することを特徴とした送信機。

【請求項18】 請求項2乃至4記載の送信機において、前記直交変調器は、前記直交変調器が発生する前記直交リークを前記ディジタル低域通過フィルタによって任意時間平均し、得られた直交リーク補償信号を前記直交変調器に入力することにより、前記直交変調器によって生ずる直交リークを補償することを特徴とした送信機。

【請求項19】 請求項2乃至4記載の送信機において、前記直交変調器は、前記直交変調器が発生する前記振幅偏差を前記ディジタル低域通過フィルタによって任意時間平均し、得られた値を前記直交誤差補償部に入力して、前記直交変調器によって生ずる振幅偏差を補償することを特徴とした送信機。

【請求項20】 請求項2乃至4記載の送信機において、前記直交変調器は、少なくともシフトレジスタで構成される積分器と第三記憶部とを備え、前記直交誤差補償部の動作終了時に前記ディジタル低域通過フィルタおよび前記シフトレジスタのデータ値を前記第三記憶部に待避し、動作再開時に待避した前記データ値を前記シフトレジスタにそれぞれ設定してから動作させることを特徴とした送信機。

【請求項21】 請求項1乃至3記載の送信機において、前記直交変調器は、前記直交誤差補償部に入力する信号と、前記局部復調器から入力する信号との時間合わせを行なう第二信号遅延部を有することを特徴とした送信機。

【請求項22】 請求項3記載の送信機の前記非線形補償回路と前記直交変調誤差補償部において、各補償動作

対として、前記データレジスタにより対となるデータの有無を調べたデータが有る場合には、その二つのデータの平均値を算出すると同時に前記データレジスタを初期化し、その平均値によって前記直交変調器により発生する直流オフセットを検出することを特徴とした送信機。

【請求項16】 請求項2乃至4記載の送信機において、前記直交変調器は、前記検出した直流オフセット値を前記ディジタル低域通過フィルタによって任意の時間平均し、得られた直流オフセット値を入力して前記直交変調器によって発生する直流オフセットを補償する直交誤差補償部を備えたことを特徴とした送信機。

【請求項17】 請求項2乃至4記載の送信機において、前記直交変調器は、前記直交変調器が発生する直交変調誤差を同相成分が直交成分に漏れ込む直交リーク(a)と、同相成分の振幅偏差(b)によって表わし、前記局部復調器出力の同相成分(i)と直交成分(q)および前記変調器に入力する前の同相成分(I)と直交成分(Q)から

$$\text{振幅偏差 } b = i / I$$

を任意時間で切替動作をおこなう制御部を有することを特徴とした送信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、デジタル無線機に用いる電力増幅器の非線形特性を補償する回路、およびアナログ直交変調器の直交変調誤差を補償する回路に関するものである。

【0002】

【従来の技術】 無線機のデジタル化に伴って、電力増幅器の非線形歪補償、直交変調器などの技術の重要性が増してきている。補償技術の方式には、大きく分けてフィードフォワード方式、フィードバック方式、プリディストーション方式がある。このうち、プリディストーション方式にアナログ直交変調器とアナログ直交復調器を使用した例を図2に示し、プリディストーション方式にデジタル直交変調器とデジタル直交復調器を使用した例を図3に示す。

【0003】 図2において同相成分入力端(X₁)201、および直交成分入力端(X₀)202より入力した各成分は、複素乗算部203と逆特性算出部204に入力する。複素乗算部203より出力した同相成分は、同相成分用デジタル-アナログ(DA)変換器205を介して直交変調器207に入力する。同様に複素乗算部203より出力した垂直成分は、垂直成分用DA変換器206を介して直交変調器207に入力する。直交変調器207より出力した信号は、電力増幅器208を介してアナログ局部復調器210とRF出力端209に入力し、RF出力端209より出力する。

【0004】 直交復調器210より出力した同相成分

は、同相成分用アナログ-デジタル（A D）変換器211を介して、逆特性算出部204に入力する。同様に直交復調器210より出力した垂直成分は、垂直成分用A D変換器212を介して、逆特性算出部204に入力する。逆特性算出部204より出力した同相成分補償信号と垂直成分補償信号は複素乗算部203に入力する。ベースバンド帯域をR F帯域に変換する周波数変換部は省略する。

【0005】以下、図2における動作原理を説明する。電力増幅器208の非線形特性は、アナログ直交変調器207からの入力信号レベル p ($p^2 = X_1^2 + X_0^2$ 、ここで、 X_1 は信号の同相成分、 X_0 は信号の直交成分) の関数として与えられる。一般的に電力増幅器の振幅非線形特性は、入力信号Xの入力レベル p の増加に対して、出力信号Yの出力レベルが低下する傾向を示す。そのため出力信号Yを得るには、 $X = Y$ ではなく X' の信号を入力しなければならない。 X' を取得するには、電力増幅器208の逆特性を求め、これに入力信号Xの信号レベル p を代入することで得られる。

【0006】電力増幅器208からの出力信号Yを直交復調器210により復調し、A D変換器211、212においてアナログ-デジタル変換し、 $Y_1 + j Y_0$ (Y_1 は、信号の同相成分、 Y_0 は、信号の垂直成分) として逆特性算出部204に入力する。同様に入力信号Xも $X_1 + j X_0$ として逆特性算出部204に入力し、逆特性X/Yを計算する。求めた逆特性に入力レベル p を代入して非線形補償値 $a_1 + j a_0$ を求め、これを複素乗算部203において入力信号Xに複素乗算し、非線形補償信号 X' を求める。非線形補償信号 X' は、各成分毎にD A変換器205、206を介して直交変調器207に入力し、非線形補償されたYとして電力増幅器208より出力する。また電力増幅器208の逆特性を210を介して常時監視しているので、電力増幅器208の温度変動等に起因する特性変動が生じても追従可能である。

【0007】図3において同相成分入力端(X_1)201、および直交成分入力端(X_0)202より入力した各成分は、複素乗算部203と逆特性算出部204に入力する。複素乗算部203からの各信号は、ディジタル直交変調器301に入力する。ディジタル直交変調器301より出力した信号は、D A変換器303、および電力増幅器208を介してA D変換器304とR F出力端209に入力し、R F出力端209より出力する。A D変換器304から出力した信号は、ディジタル局部復調器302を介して逆特性算出部204に入力する。逆特性算出部204より出力した同相成分補償信号と垂直成分補償信号は、複素乗算部203に入力する。図3の動作については、ディジタル方式においても基本動作はアナログと同様であり、異なる点は直交変調器、および局部復調器がディジタル処理を行うものである。

【0008】上述した2つの従来例では、電力増幅器の

非線形特性を固定分と変動分に分け、固定分は事前に作成した参照テーブル等で補償し、固定分と現状の特性の差異を変動分として、補償動作を行う方法である。また非線形特性の変動分を2次の近似多項式により近似し、近似係数を最小二乗誤差アルゴリズムより求めている。

【0009】

【発明が解決しようとする課題】前述の従来例では、電力増幅器の非線形特性を全て記憶装置等で行うと、膨大な記憶容量を必要とするため、逆特性を固定分と変動分にわけ、固定分のみ記憶装置を用いている。しかし電力増幅器の非線形特性は、入力信号レベルの関数なので非線形特性の逆特性を精度よく実現するためには、入力信号レベルの分解能を向上しなければならない。よって固定分の逆特性データだけでも、膨大な記憶容量を必要とする。さらに変動分の逆特性を求める場合、電力増幅器の非線形特性を多項式で近似して求めているが、収束を速くするためには、近似多項式の次数を低くしなければならず、非線形特性の近似精度が低下してしまう。また固定分の逆特性は、予め電力増幅器の非線形特性を測定して、参考用記憶装置に書き込んでおかなければならない。この動作は、上記の非線形補償回路とは別の測定回路が必要であり、個々の電力増幅器毎に参考用記憶装置を作成しなければならず、この動作を実行中の間は、無線機の通常動作が不可なため、事前に準備作業が必要になるなどの欠点がある。

【0010】次に従来例のようにアナログ直交変調器を使用する場合は、回路素子の個体差により直交位相差を正確に90°にするのは困難である。同様に同相成分、直交成分の振幅を正確に合わせるのは、困難である。さらに変調信号の直流成分は、0でなければならないが、回路素子の偏差等により直流オフセットが発生し、また直交変調器、および局部復調器ともにアナログ方式をしようした場合、両者のアナログ的な誤差が混在するなどの欠点がある。

【0011】ディジタル直交変調器を使用する場合は、搬送波周波数に対してサンプリング周波数は、1/4程度になるため、高速D A変換器が必要になる。また送信周波数が高周波である場合は、周波数変換が必要となり、イメージ信号、局発リーケを除去するための急峻な帯域通過フィルタが必要になるため、周辺のアナログ回路が大規模になる。さらにディジタル処理においては、サンプリング周波数、変調データレート、搬送波周波数を整数比としなければならないため、設計の自由度が制約される欠点がある。

【0012】本発明の目的は、上記のような欠点を除去し、アナログ直交変調器の発生する直交変調誤差、直流オフセット等を適応的に検出し、それらを補償することで直交変調誤差の発生しない直交変調器を提供し、この直交変調器を用いた回路規模の小さい、高速動作可能な非線形補償回路を提供する。またさらに、直交変調誤差

の検出のために特別な検出信号等を必要とせずに、直交誤差補償が可能な直交変調器を提供し、直交変調誤差、直流オフセットを補償し、かつ非線形補償を行う送信機を提供する。

【0013】

【課題を解決するための手段】上記の目的を達成するために、本発明の送信機はアナログ直交変調器により発生する直流オフセット、直交振幅誤差、直交位相誤差を検出、および補償するためにディジタル局部復調器を組み込んだ構成とする。本発明は上記目的を達成するために、変調信号点座標の原点に対して点対称な位置にある変調信号点に対するデータの平均化を行うことで、変調器の通常動作時の信号による誤差検出を行う。

【0014】本発明は上記目標を達成するために、電力増幅器の逆特性の算出においては、近似式を用いず取得した入出力データを直接演算することにより、高精度な逆特性を求めるようにしたものである。非線形特性は、振幅、および位相が入力信号レベルの関数として表わされ、取得出来るデータは、入出力信号の同相成分と直交成分であり、逆特性データも同相成分と直交成分である。よって振幅位相成分と同相直交成分を変換でなく演算によって行う。本発明は上記目標を達成するために、全ての信号レベルに亘って逆特性の演算を行わず、予め選定した信号レベルの代表点でのみ逆特性演算を行い、他の信号レベルに関しては、信号レベル代表点での逆特性を補間処理して算出を行う。また入出力信号レベルを取得する際にも入出力信号レベルの代表点を用いて補間処理にて他の入出力信号データの算出を行う。

【0015】以上のように、本発明の送信機は、局部復調器をディジタル構成にすることで局部復調器による変調誤差は、発生せず検出した誤差は全てアナログ直交変調器に起因するものとみなすことができ、特別な検出信号を用いることなくアナログ直交変調器の誤差、および補償が行える。そのため変調誤差の検出、および補償が全てディジタルで行えるため、アナログ回路の規模を小さく出来る。さらにディジタル処理を行うことで、変調誤差の補償値の記憶部への待避が容易に行えるため、送信機の動作再開時に記憶部から読み出し、初期設定することでアナログ直交変調誤差の補償動作の高速化が図れる。また電力増幅器の非線形の逆特性を補間処理することで、記憶装置の容量の低減、および動作の高速化が図れる。

【0016】

【発明の実施の形態】本発明の実施例を図1に示す。図1において、同相成分(X_1)入力端子101、および直交成分(X_0)入力端子からの各 X_1 、 X_0 成分は、複素乗算器105と第一信号遅延部103に入力する。103から出力した各 X_1 、 X_0 成分は、レベル検出部104、およびデータ入力部106に入力する。複素乗算器105から出力した各信号は、直交変調誤差補償部11

3を介して、各々の信号用の変換器である同相成分用のDA変換器114と直交成分用のDA変換器115に入力する。また複素乗算器105を出力した各信号は、第二信号遅延部129を介して、直交変調誤差検出部112に入力する。DA変換器114、115を出力した信号は、アナログ直交変調器116、及び変調側の周波数混合器117を介して、電力増幅器119に入力する。電力増幅器119より出力した信号は、方向性結合器120を介してRF出力端121と復調側の周波数混合器122に入力し、RF出力端121から出力する。またアナログ直交変調器116から出力した信号は信号切替部124に入力する。

【0017】変調側局部発振器118からの信号は、周波数混合器117に入力し、復調側局部発振器123からの信号は、周波数混合器122に入力する。周波数混合器122から出力した信号は、信号切替部124、およびAD変換器125を介して、局部ディジタル直交復調器126に入力する。局部ディジタル直交復調器126が出力した各信号は、データ入力部106、および直交誤差検出部112に入力する。直交誤差検出部112から出力した各信号は、直交誤差補償部113、および第三記憶部127に入力し、第三記憶部127からの出力信号は、直交誤差検出部112に入力する。

【0018】データ入力部106を出力した各信号は、第一記憶部107、第一補間部108、逆特性計算部109、第二記憶部110、および第二補間部111を介して、複素乗算部105に入力する。レベル検出部104を出力した信号は、データ入力部106と第二補間部111に入力し、制御部128からの出力信号は、信号切替部124、および直交誤差検出部112に入力する。

【0019】以下に本発明の動作原理を説明する。図1より、入力端子101、および102より入力した X_1 、 X_0 は、第一信号遅延部103でアナログ回路遅延、およびディジタル処理遅延分を合わせ込みし、その X_1 、 X_0 信号をレベル検出部104において入力信号レベル p の計算を行い、複素乗算器105で入力信号レベル p に応じた非線形逆特性を掛け、プリディストーション補償を行う。

【0020】プリディストーション補償後信号 X'_1 、 X'_0 は、直交変調誤差補償部113において、直交誤差補償を行い各DA変換器114、115を介してアナログ変換し、アナログ直交変調部116に入力する。アナログ直交変調部116で変調したアナログ変調信号は、変調側周波数混合器117において変調側局部発振器の局発信号 f_{IF} と混合して、RF帯信号に周波数変換し、電力増幅器119に入力する。また電力増幅器116から出力したアナログ変調信号の一部は、信号切替部124に入力する。

【0021】電力増幅器119の出力は、方向性結合器

120により一部を取り出し、復調側周波数結合器122で復調側局発器からの局部ディジタル復調器のサンプリング周波数の1/4に等しくなる局発信号 f'_{IF} と混合して、IF帯信号へ周波数変換し信号切替部124に入力する。信号切替部124は、制御部128の制御に従いアナログ直交変調器116からの信号、または周波数混合器122からの信号のどちらかを選択し、AD変換器125に入力する。

【0022】AD変換器125によりデジタル変換した変調信号は、局部ディジタル直交復調器126において出力同相成分(Y_I)と出力直交成分(Y_Q)に変換し、その各 Y_I 、 Y_Q 信号は、データ入力部106、および直交変調誤差検出部112に入力する。

【0023】データ入力部106において、 p 、 X_I 、 X_Q 、 Y_I 、 Y_Q を入力し、第一記憶部107の最も近い任意の入力レベル代表値 p_i ($p_i = (i/N)p_{max}$ 、 $i = 0 \sim N$)の記憶領域にデータを書き込んでおく。第一記憶部107の全記憶領域が書き込まれた時点で、第一補間部108において第一記憶部107のデータを補間処理し、入力レベルに対応する各データ値(X_I 、 X_Q 、 Y_I 、 Y_Q)を計算する。また逆特性計算部109においても、入力レベル代表値 p_i での非線形逆特性の同相成分(a_I)と直交成分(a_Q)を算出し、第二記憶部110に書き込む。第二補間部111において、第二記憶部110に書き込まれた入力レベル代表値 p_i での a_I 、 a_Q を補間し、104で検出した入力信号レベル p に対応する非線形逆特性を算出する。以上の様に求めた入力信号 X_I 、 X_Q に対する非線形逆特性を105に入力し、プリディストーション非線形補償動作を行い、プリディストーション補償後信号 X'_I 、 X'_Q を出力する。

【0024】図4と図5を用いて図1のデータ入力部106についての実施例の説明をする。図4において、同相成分(X_I)入力端401、および直交成分(X_Q)入力端402より入力した各 X_I 、 X_Q は、第一信号遅延部403において、出力信号入力端406より局部ディジタル直交復調部407を介して入力する出力同相成分(Y_I)と出力直交成分(Y_Q)と時間合わせを行う。時間合わせを行った X_I 、 X_Q は、レベル検出部に入力し、

$$\text{直交リーケーク } a = (Y_Q - X'_Q) / X'_I \quad \text{振幅偏差 } b = Y_I / X'_I$$

【0028】また検出した各信号 a 、 b は、低域通過フィルタ等によって任意時間平均され各補償値を直交誤差補償部606に入力する。直交オフセット検出部607において Y_I 、 Y_Q は、各信号毎に記憶され、 Y_I 、 Y_Q が新たに得られる毎に変調信号座標面上における原点対称になる信号点を既に記憶されている信号より検索し、原点対称点が存在する場合には、その2信号の平均値を算出して直流オフセット値を検出する。また検出した値は、低域通過フィルタ等によって任意時間平均され直流オフセット補償値(d_I 、 d_Q)として直交誤差補償部

入力信号レベル p を求める。 p は、0から最大入力レベル p_{max} 間での任意の値をとり、入力信号レベル p の変動範囲を等間隔($\Delta p = p_{max} / N$ 、 N は整数値)に N 分割しておく。また第一記憶部408は、図5のように記憶領域を0から N までの($N+1$)個に分割しておく。

【0025】第一記憶部制御回路405によって、入力信号レベル p の値を判断し、 $(i-0.5) \Delta p < p < (i+0.5) \Delta p$ となる各値(p 、 X_I 、 X_Q 、 Y_I 、 Y_Q)を第一記憶部408の*i*番目記憶領域に格納し、データが格納されたことを示すフラグFを設定する。既にデータが格納されている記憶領域に、新たなデータが来た場合には、新旧のデータの入力信号レベル p を比較し、レベル代表値 $p_i = i \Delta p$ に近い方のデータを残す。以上の動作を第一記憶部408の全領域のフラグが設定されるまで繰り返し行う。

【0026】次に図1の直交誤差検出部112において、第二信号遅延部129でアナログ回路遅延、デジタル処理遅延分を合わせ込みした X'_I 、 X'_Q と出力信号成分の Y_I 、 Y_Q を比較し、直交変調誤差を検出し、直交変調誤差補償部113に入力してアナログ直交変調器によって発生する直交誤差を補償する。図6を用いて、直交変調誤差補償の動作原理を説明する。

【0027】図6において、同相成分(X'_I)入力端601、直交成分(X'_Q)入力端602から入力した各信号は、第二信号遅延部603と直交誤差補償部606に入力する。また出力同相成分(Y_I)入力端610、出力直交成分(Y_Q)入力端611から入力した各信号は、振幅正規化部605と直流オフセット検出部607に入力する。 X'_I 、 X'_Q は、第二信号遅延部603において Y_I 、 Y_Q との時間合わせを行い、直交リーケ振幅偏差検出部604に入力する。振幅正規化部605において Y_I 、 Y_Q は、位相シフトおよび平均化を行い、 Y_I 、 Y_Q と X'_I 、 X'_Q の振幅が同一になるように正規化される。直交リーケ振幅偏差検出部604において Y_I 、 Y_Q と X'_I 、 X'_Q を下記の式を用いて、同相成分が直交成分に漏れても直交リーケ(a)と、同相成分の振幅偏差(b)を検出する。即ち、

$$a = (Y_Q - X'_Q) / X'_I \quad b = Y_I / X'_I$$

606に入力する。直交誤差補償部606において各補償値(a 、 b 、 d_I 、 d_Q)を用い、 X'_I 、 X'_Q の補償を行い、補償結果同相成分出力端608、補償結果直交成分出力端609より出力する。また各補償値は、第三記憶部612に記憶保持し、再動作時には記憶保持した各補償値を用いることで補償時間の短縮を図る。

【0029】次に図1の制御部128における、直交変調誤差補償、および非線形補償の切替動作について説明する。図1の本発明における直交変調誤差補償動作は、通常送信動作前に一回行い第三記憶部に補償データを貯

えておけば十分である。同様に非線形補償においても、第一記憶部の全記憶領域が埋まりデータの更新回数が収束すれば、常にディジタル直交復調器126からの復調データを取得する必要がない。したがって送信機が起動時に直交変調誤差補償動作、および非線形補償動作を短時間おこなえばよい。送信機の通常動作時は、任意の時間周期で前記動作を交互に行うことで温度変化、経年変化等にも追従が可能である。また各補償データを第一記憶部107、第二記憶部110、および第三記憶部127に記憶しておくことで、次回起動時における補償時間を大幅に短縮できる。

【0030】

【発明の効果】本発明によれば、電力増幅器の非線形特性を補償する非線形補償回路において、非線形逆特性の計算を信号レベル代表点についてのみ行い、その他の信号レベルについては、補間法を用いて算出するため、補償回路の高速動作化、回路規模の削減、記憶部における記憶容量の削減が図れ、特別なテスト信号の必要性がない。さらに電力増幅器の特性が温度、経年変動などで変動しても局部復調器を用いて、常に監視しているため変動に追従可能である。またディジタル局部復調器を備えることにより、アナログ直交変調器の回路素子偏差に起因する直交変調誤差を正確に検出、および補償が可能であり、非線形補償と同様に特別なテスト信号を必要としない。上記の二つの補償回路は、個々に補償値を記憶保持する記憶部を備えているため、動作再開時には、記憶保持しておいた補償値を初期設定することで補償時間の短縮が図れる。また両補償回路は、常時動作を必要としないため、消費電力の削減も行える。

【図面の簡単な説明】

【図1】 本発明の構成を示すブロック図。

【図2】 従来技術の構成を示すブロック図。

【図3】 従来技術の構成を示すブロック図。

【図4】 データ入力部の構成を示すブロック図。

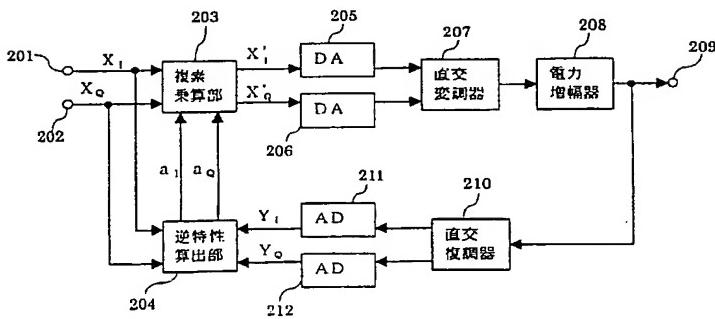
【図5】 第一記憶部の構成図。

【図6】 直交変調誤差補償の動作原理を説明するためのブロック構成図。

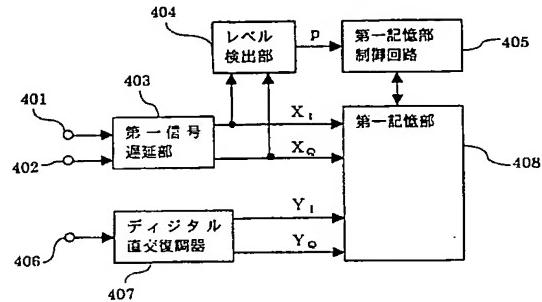
【符号の説明】

101, 201, 401: 同相成分入力端、 102, 202, 402: 直交成分入力端、 103, 403: 第一信号遅延部、 104, 404: レベル検出部、
 105, 203: 複素乗算部、 106: データ入力部、 107, 408: 第一記憶部、 108: 第一補間部、 109: 逆特性計算部、 110: 第二記憶部、 111: 第二補間部、 112: 直交誤差検出部、 113, 606: 直交誤差補償部、 114, 205: 同素成分用DA変換器、 115, 206: 直交成分用DA変換器、 116, 207: アナログ直交変調器、 117: 変調側周波数混合器、 118: 変調側局部発振器、 119, 208: 電力増幅器、 120: 方向性結合器、 121, 209: RF出力端、
 122: 復調側周波数混合器、 123: 復調側局部発振器、 124: 信号切替部、 125, 304: AD変換器、 407: ディジタル局部直交復調器、 127, 612: 第三記憶部、 128: 制御部、 204: 逆特性計算部、 210: アナログ直交復調部、 211: AD変換器、 301: ディジタル直交変調器、 303: DA変換器、 405: 第一記憶部制御回路、 601: 同相成分入力端、
 602: 直交成分入力端、 604: 直交リーク、 振幅偏差検出部、 605: 振幅正規化部、 607: 直交オフセット検出部、 608: 补償結果同相成分出力端、 609: 补償結果直交成分出力端、 610: 出力同相成分入力端、 611: 出力直交成分入力端。

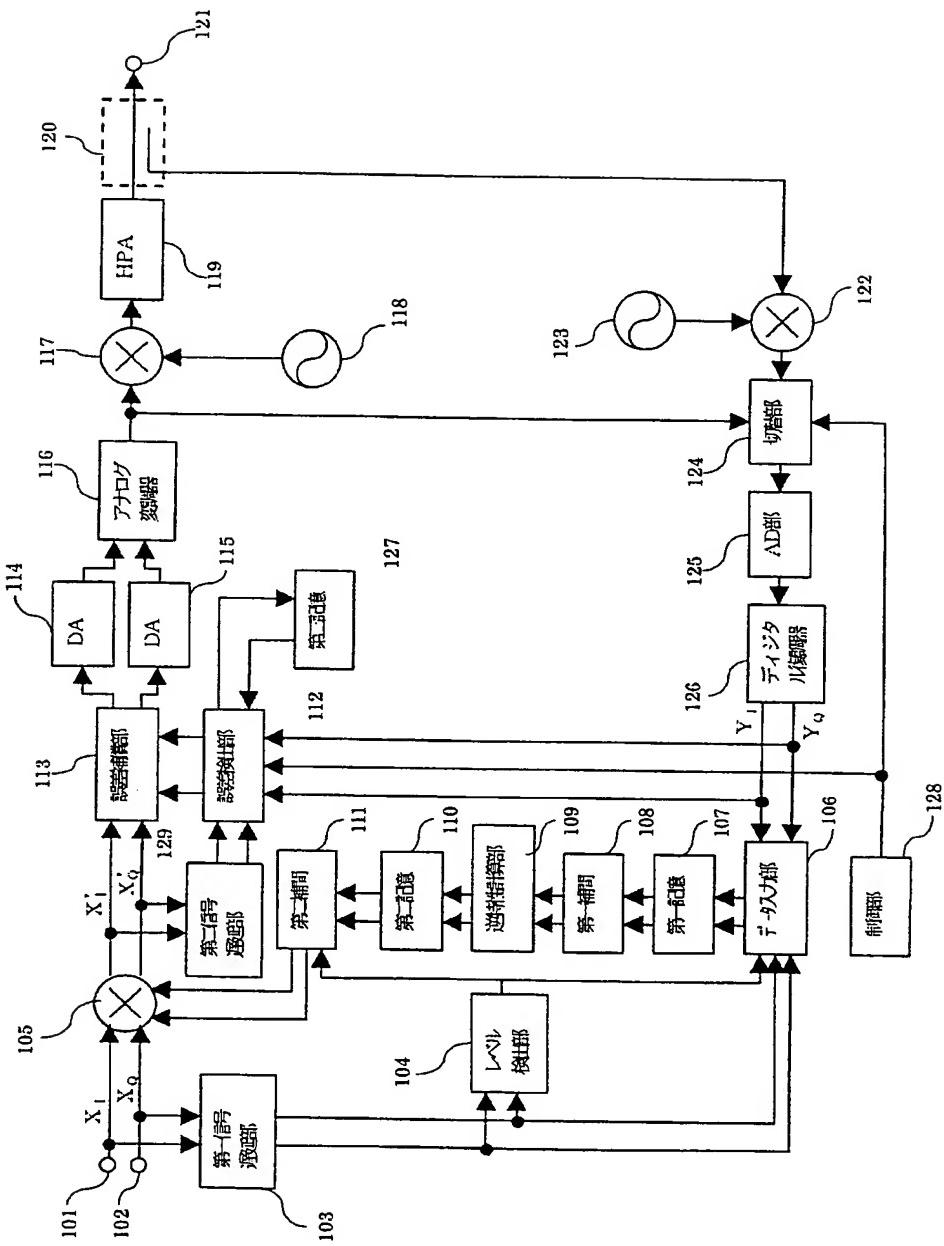
【図2】



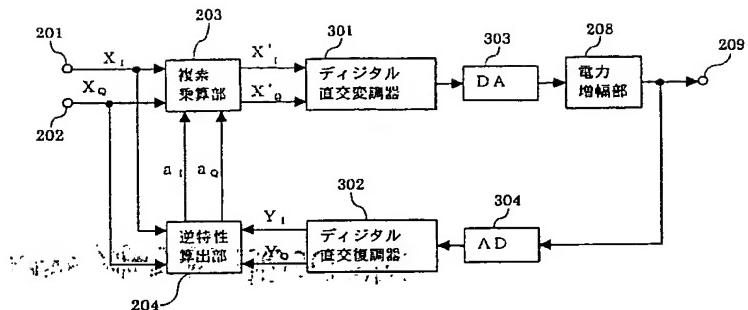
【図4】



【図1】



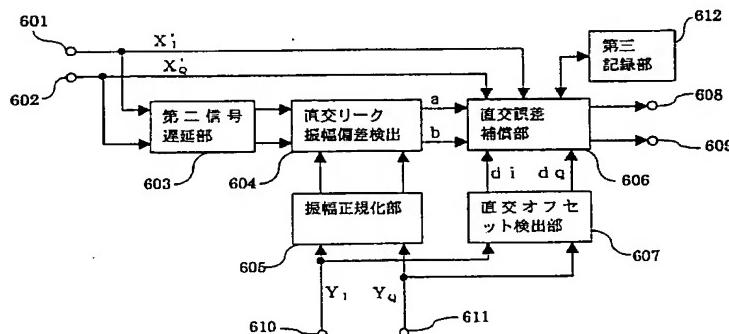
【図3】



【図5】

i	p	X_1	X_Q	Y_1	Y_Q	F
0						0
1						0
.....						
i	p i	X_{1i}	X_{Qi}	Y_{1i}	Y_{Qi}	1
.....						
N						0

【図6】



フロントページの続き

F ターム(参考) 5J090 AA01 AA41 CA13 CA21 CA36
 CA65 CA92 FA08 CN03 GN06
 HA38 KA00 KA15 KA17 KA31
 KA32 KA34 KA42 KA53 KA55
 KA68 MA11 SA14 TA01
 5K004 AA01 AA05 AA08 BA02 BC01
 FF05 JF04
 5K060 BB07 FF06 HH01 HH06 HH14
 HH31 HH37 KK06 LL24

THIS PAGE BLANK (USPTO)